

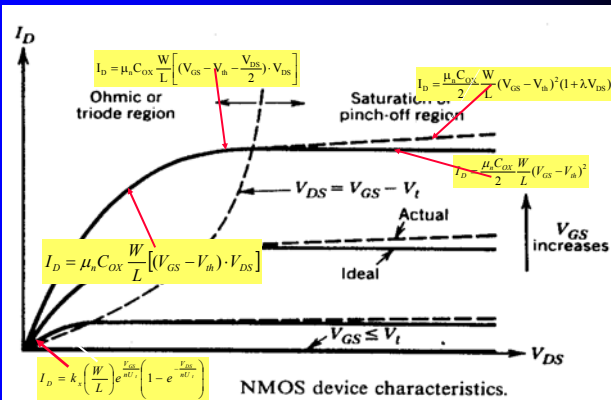
Cours CAO MOS

Les amplificateurs à étages

Amplificateur à transconductance
Analyse fréquentielle
Caractéristiques

Master IGIS, spécialité Microélectronique
Cours de R. Grisel

Récapitulation



L'amplificateur à transconductance « Miller »

Le principe général de cet amplificateur correspond au schéma de la page suivante. Le premier étage est un amplificateur différentiel avec des circuits d'entrée en PMOS (Q1 et Q2) et un miroir de courant agissant comme charge active (Q3 et Q4). Le deuxième étage est un inverseur CMOS (Q6 avec Q5 comme charge active). La sortie est rebouclée par l'intermédiaire d'une capacité de compensation que l'on étudiera plus tard. Cette capacité ayant un effet de type « Miller », donne le nom à cette structure. La configuration peut être inversée (PMOS à la place des NMOS et vice-versa) et l'analyse est la même mais il faut tenir compte du fait que si l'on est dans un procédé à caisson N, la configuration suivante est celle qui permet d'avoir toutes les sources connectées au substrat (meilleure mise au point), pour la configuration équivalente inversée, il faut disposer d'une technologie à caisson P pour avoir les mêmes résultats.

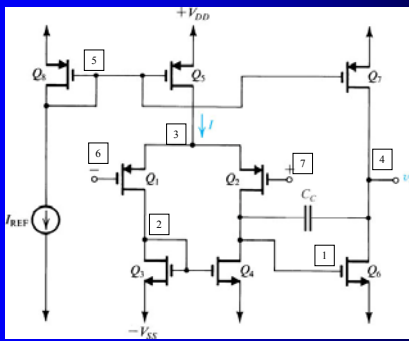


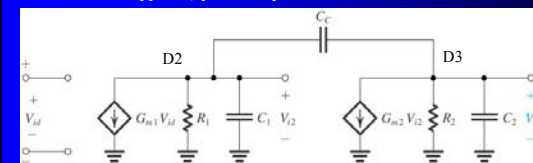
Schéma de l'amplificateur à deux étages type « OTA Miller »

Le fichier des paramètres qui servira d'exemple est donné sur le lien suivant:

[Fichier paramètres Spice](#)

Gain de l'amplificateur

En basse-fréquence, on peut prendre le schéma équivalent suivant simplifié (le miroir a été supprimé) pour l'amplificateur



Sans capacité de compensation

$$G_{m1} = g_{m1} = g_{m2}, R_1 = r_{o2} // r_{o4}, C_1 = C_{GD2} + C_{DB2} + C_{GD4} + C_{GS6}$$

$$G_{m2} = g_{m6}, R_2 = R_L // r_{o7} // r_{o6}, C_2 = C_L + C_{GD7} + C_{DB7} + C_{DB6}$$

Le gain du premier étage (gain statique) a été discuté précédemment et vaut

$$A_{v1} = -G_{m1} R_1 = -g_{m1} (r_{o2} // r_{o4}) = -\frac{g_{m1}}{(g_{o2} + g_{o4})}, g_{m1} = \left(\frac{2(1/2)}{V_{OV1}} \right)$$

$$\text{Avec } g_{o2} = \frac{(1/2)}{V_{A2}} \text{ et } g_{o4} = \frac{(1/2)}{V_{A4}}, A_{v1} = -\left(\frac{2}{V_{OV1}} \right) \left(\frac{1}{V_{A2}} + \frac{1}{V_{A4}} \right)$$

On observe que l'amplitude du gain du premier étage dépend de la paire différentielle, une faible tension d'overdrive et un canal long pour avoir des tensions d'Early élevées, sachant que cela se fait au détriment de la réponse en fréquence. La transconductance du deuxième étage est donnée par

$$G_{m2} = g_{m6} = \left(\frac{2I_{D6}}{V_{OV6}} \right); R_2 = (r_{o6} // r_{o7}); r_{o6} = \frac{V_{A7}}{I_{D7}}; r_{o7} = \frac{|V_{A7}|}{I_{D7}} = \frac{|V_{A7}|}{I_{D6}}$$

$$A_{v2} = -G_{m2} R_2 = -g_{m6} (r_{o6} // r_{o7}) = -\frac{g_{m6}}{(g_{o6} + g_{o7})} = -\left(\frac{2}{V_{OV6}} \right) \left[\frac{1}{V_{A6}} + \frac{1}{|V_{A7}|} \right]$$

On observe de nouveau que si Q6 opère à faible « overdrive » le gain sera élevé et que les longueurs pour Q5 et Q6 devront être grandes. Le gain DC total est :

$$A_v = A_{v1} A_{v2} = \frac{g_{m1}}{(g_{o2} + g_{o4})} \frac{g_{m6}}{(g_{o6} + g_{o7})}$$

Le gain total est de l'ordre de $(g_m r_o)^2$ et peut donc atteindre des valeurs de l'ordre de 500 à 5000.

La résistance de sortie est $r_{o6} // r_{o7}$ est peut donc être élevée mais cela n'a généralement pas d'importance dans les CI.

Analyse fréquentielle sans C_c

Les capacités doivent être calculées (tous les transistors fonctionnant en saturation, les formules simplifiées peuvent être utilisées).

On va tout d'abord analyser le fonctionnement sans capacité de compensation, pour les pôles fréquentiels, on va retrouver les pôles de l'amplificateur différentiel d'entrée (2 pôles, voir le chapitre associé) et un pôle correspondant à l'étage de sortie de type inverseur. Au nœud 1 on a uniquement une impédance de type r_o connectée à la masse, ce sera le pôle dominant dont la valeur a été calculée auparavant :

$$C_{GS6} \text{ est la plus forte valeur} \quad f_{p1} = \frac{g_{m24}}{2\pi C_1} \quad C_1 = C_{GD2} + C_{DB2} + C_{GD4} + C_{GS6}$$

Pour l'application numérique de l'exemple on a $g_{m24}=0,03 \mu S$ et $C_1=0,313 pF$, cela donne $f_{p1}=15 kHz$, ce qui est relativement fort pour un amplificateur opérationnel mais il n'y a pas de capacité de compensation.

Les autres pôles correspondent aux nœuds 2 et 4, le pôle 4 correspond au nœud de sortie, c'est la capacité de charge qui est prépondérante (ici $10 pF$)

$$f_{p4} = \frac{G'_L}{2\pi C_2} = \frac{G_L + g_{m6} + g_{m7}}{2\pi C_2} \quad \text{Donne } f_{p4}=190 kHz$$

$$C_2 = C_L + C_{GD7} + C_{DB7} + C_{DB6} = 10 pF (C_L) + 0.0154 pF$$

$$G'_L = 10^{-5} (G_L) + 2,05 \cdot 10^{-6} = 12,05 \cdot 10^{-6}$$

Le dernier pôle est le deuxième pôle de l'amplificateur différentiel (voir cette partie du cours) dont l'expression est :

$$f_{p2} = \frac{g_{m3}}{2\pi C_{n2}}; g_{m3} = 1,07 \cdot 10^{-5}$$

$$C_{n2} = C_{GS3} + C_{DB3} + C_{GS4} + C_{GD4} + C_{GD1} + C_{DB1} = 0,114 pF$$

Ce qui donne une fréquence de $15 MHz$, il est clair que ce pôle peut être omis et n'est pas significatif.

La courbe suivante donne le diagramme de Bode (Gain et phase) de l'amplificateur non compensé, on y trouve les différentes fréquences et l'on constate que la marge de phase (qui vaut après mesure de l'ordre de $-2,4^\circ$) est négative et n'assure pas la stabilité du système. Il va donc falloir compenser ce problème, et la solution vient de l'ajout d'une capacité de compensation qui va agir par effet « Miller » en ramenant le premier pôle vers les basses fréquences et en repoussant les autres pôles au-delà du produit Gain-Bande. La valeur du condensateur C_c va être de $1 pF$. On peut remarquer aussi que les valeurs trouvées en simulation ne correspondent pas tout à fait aux calculs précédents, cela mérite d'être analysé en détail à partir du schéma et du fichier SPICE utilisé.

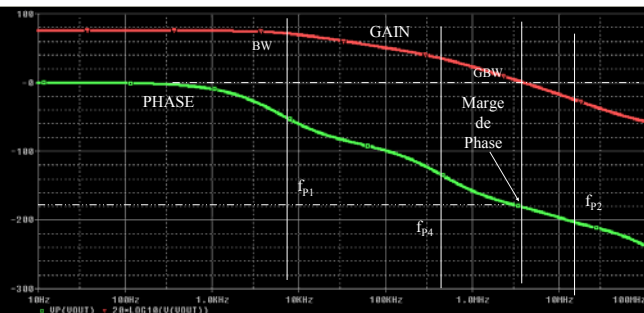


Diagramme de Bode de l'amplificateur de l'exemple, on y constate la place des différentes fréquences de coupure ainsi que la marge de phase négative

Analyse fréquentielle avec C_c

On écrit l'équation au nœud D2 du schéma équivalent, ainsi que celle au nœud D6

$$G_{m1}V_{id} + \frac{V_{i2}}{R_1} + pC_1V_{i2} + pC_c(V_{i2} - V_o) = 0 \quad (1)$$

$$G_{m2}V_{i2} + \frac{V_o}{R_2} + pC_2V_o + pC_c(V_o - V_{i2}) = 0 \quad (2)$$

En éliminant V_{i2} dans l'équation (1) à partir de son expression dans (2), on obtient la fonction de transfert :

$$\frac{V_o}{V_{id}} = \frac{G_{m1}(G_{m2} - pC_c)R_1R_2}{1 + p[R_1C_1 + R_2C_2 + C_c(G_{m2}R_1R_2 + R_1 + R_2)] + p^2[C_1C_2 + C_c(C_1 + C_2)]R_1R_2}$$

On note que pour $p=0$, on retrouve le gain DC. On a un zéro tel que :

$$(G_{m2} - pC_c) = 0; p_z = \frac{G_{m2}}{C_c}; f_z = \frac{G_{m2}}{2\pi C_c}$$

Le dénominateur, si l'on suppose que l'on peut écrire sous forme de deux pôles

$$D(p) = \left(1 + \frac{p}{\omega_{p1}}\right) \left(1 + \frac{p}{\omega_{p2}}\right) = 1 + p \left(\frac{1}{\omega_{p1}} + \frac{1}{\omega_{p2}}\right) + \frac{p^2}{\omega_{p1}\omega_{p2}}$$

$$D(p) \approx 1 + \frac{p}{\omega_{p1}} + \frac{p^2}{\omega_{p1}\omega_{p2}} \text{ si } \omega_{p2} \gg \omega_{p1}$$

Il suffit ensuite d'égaliser les deux équations obtenues par rapport au terme en p du dénominateur pour trouver :

$$\omega_{p1} = \frac{1}{R_1C_1 + R_2C_2 + C_c(G_{m2}R_1R_2 + R_1 + R_2)} = \frac{1}{R_1[C_1 + C_c(1 + G_{m2}R_2)] + R_2(C_2 + C_c)}$$

Ce pôle caractérise l'interaction entre les deux étages, R_1 avec C_1 et la capacité Miller ($C_c(1 + G_{m2}R_2)$), si l'on suppose que C_1 est très inférieure à la capacité Miller et que $G_{m2}R_2 \gg 1$, alors on peut écrire :

$$\omega_{p1} \approx \frac{1}{R_1C_cG_{m2}R_2}$$

Le deuxième pôle s'obtient en égalisant le terme en p^2 , et en prenant pour ω_{p1} l'expression simplifiée ci-dessus :

$$\omega_{p2} = \frac{G_{m2}C_c}{C_1C_2 + C_c(C_1 + C_2)} \approx \frac{G_{m2}}{C_2}; \text{ si } C_1 \ll C_2 \text{ et } C_1 \ll C_c$$

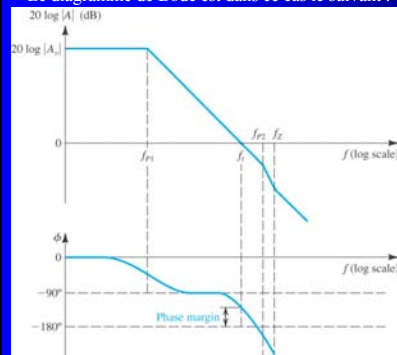
Ce pôle doit être plus faible que le zéro qui vaut G_{m2}/C_c , on peut récapituler :

$$f_{p1} \approx \frac{1}{2\pi R_1C_cG_{m2}R_2} \quad f_{p2} \approx \frac{G_{m2}}{2\pi C_2} \quad f_z = \frac{G_{m2}}{2\pi C_c}$$

f_{p1} est le pôle dominant et doit être tel que la fréquence au gain unité (0 dB) dans le cas d'une descente à -20dB/décade soit inférieure à f_{p2} et f_z :

$$f_i = |A_v|f_{p1} = \frac{G_{m1}}{2\pi C_c}; \frac{G_{m1}}{C_c} < \frac{G_{m2}}{C_2}; \text{ et } G_{m1} < G_{m2}$$

Le diagramme de Bode est dans ce cas le suivant :

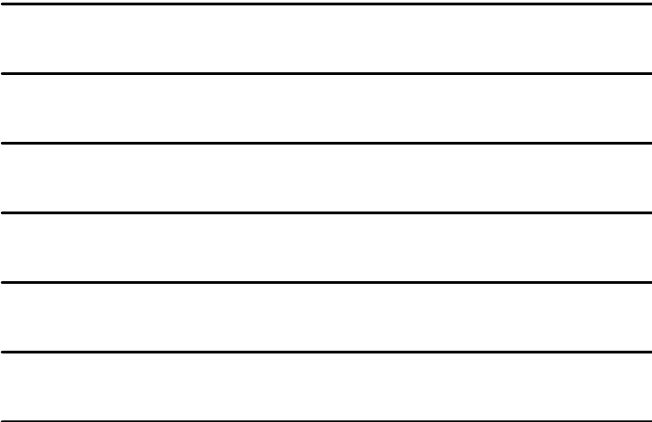
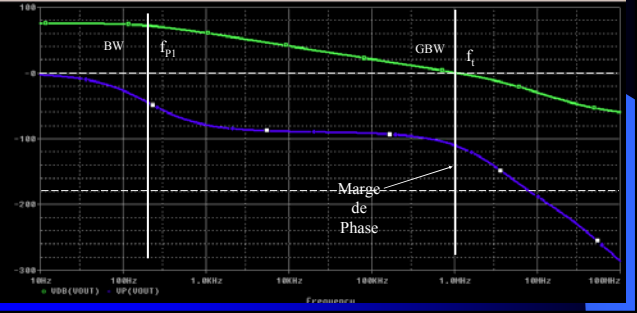


La technique du « pole splitting » ramène le pôle dominant en BF et repousse l'autre au dessus de f_i , la marge de phase a été augmentée.

Le schéma ci-dessous donne le résultat dans le cas d'une capacité de 1pF pour l'amplificateur de l'exemple utilisé, on peut comparer avec les valeurs précédentes, la marge de phase est d'environ 70°.

$$f_z = \frac{G_{m2}}{2\pi C_c} = 43\text{MHz}$$

$f_{p1} \cong \frac{1}{2\pi R_1 C_c G_{m2} R_2} = 204\text{Hz}$
 $f_1 = |A_v| f_{p1} = \frac{G_{m1}}{2\pi C_c} = 1,2\text{MHz}$
 $f_{p2} \cong \frac{G_{m2}}{2\pi C_2} = 4,3\text{MHz}$



Marge de phase

Partant du principe que le pôle dominant donne un décalage de phase de 90°, les autres décalages sont dus au deuxième pôle :

Et au zéro du numérateur :

$$\phi_{p2} = -\tan^{-1}\left(\frac{f_1}{f_{p2}}\right)$$

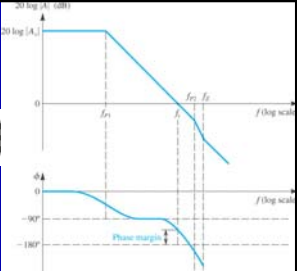
$$\phi_z = \tan^{-1}\left(\frac{f_1}{f_z}\right)$$

Ainsi le décalage de phase à $f=f_1$ vaut :

$$\phi_{total} = 90^\circ + \tan^{-1}\left(\frac{f_1}{f_{p2}}\right) + \tan^{-1}\left(\frac{f_1}{f_z}\right)$$

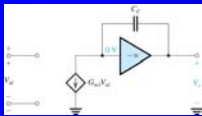
La marge de phase est donc :

$$\text{Marge de phase} = 180^\circ - \phi_{total} = 90^\circ - \tan^{-1}\left(\frac{f_1}{f_{p2}}\right) - \tan^{-1}\left(\frac{f_1}{f_z}\right)$$

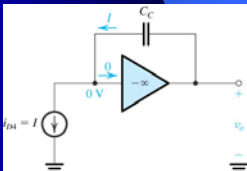
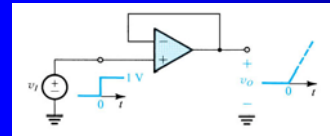


« Slew Rate »

Considérons l'amplificateur ci-dessous avec un échelon en entrée (1V par exemple), l'effet sur la paire différentielle d'entrée sera une commutation de courant dans la paire différentielle d'entrée (Q2 passe Off, Q1 passe On, Q4 aura donc à supporter un courant I qui sera extrait de la capacité Miller C_c . Considérant que l'on peut modéliser le second étage comme un intégrateur idéal (pente de -20dB/décade pour $f \gg f_{p1}$) on peut écrire que la sortie sera une rampe de tension de pente I/C_c . Le « Slew rate » est donc donné par :



$$v_o(t) = \frac{I}{C_c} t \Rightarrow \text{SR(Slew Rate)} = \frac{I}{C_c}$$



On peut partir aussi de la formule donnant f_l (fréquence de gain unité) et de l'expression de G_{m1} pour écrire :

$$f_t = |A_v| f_{p1} = \frac{G_{m1}}{2\pi C_C} = 1,2 \text{ MHz}, G_{m1} = g_{m1} = \frac{I}{V_{OV1}}$$
$$SR = 2\pi f_t V_{OV} = \omega_t V_{OV}$$

Ainsi pour un ω donné, le SR est déterminé par la tension « d' overdrive » du premier étage. Pour un I donné, V_{OV} est plus grand pour des transistors canal P. Le fait d' avoir des transistors canal P en entrée permet aussi d' utiliser un canal N en sortie (qui a un G_m plus grand).
